

文章编号:1007-2780(2015)03-0467-05

一种窄边框的液晶显示面板设计

张 军*, 苏子芳, 关 星, 赵 哲

(昆山龙腾光电有限公司, 江苏 昆山 215301)

摘要: 为了满足市场对 LCD 面板高分辨率、窄边框的需求, 面板设计引入了玻璃上集成栅极驱动设计。本文对传统液晶显示面板栅极电路设计做了介绍, 分析了集成栅极驱动电路技术在实现显示面板窄边框化时的优缺点。提出了一种新型栅极驱动电路, 将空间控制转化为时间控制, 使用一条栅极走线控制两行甚至多行像素。模拟分析结果表明: 新型栅极驱动电路在关态下会产生 2.5 V 的较小噪声; 栅极信号的上升沿及下降沿的时间延迟总和只有 3.5 μ s, 可以实现像素节点的正常充放电并完成显示面板的正常显示。同时, 本文提出的新型驱动电路可成倍减少显示面板边框栅极走线数量, 减少栅极走线所占用的空间, 实现高分辨率高解析度显示面板的窄边框化设计。

关 键 词: 液晶显示面板; 栅极驱动电路; 高分辨率; 窄边框

中图分类号: TN27 **文献标识码:** A **doi:** 10.3788/YJYXS20153003.0467

New design of narrow border LCD panel

ZHANG Jun*, SU Zi-fang, GUAN Xing, ZHAO Zhe

(InfoVision Optoelectronics (Kunshan) Co. Ltd., Kunshan 215301, China)

Abstract: In order to meet the requirement of the market for LCD panel's high resolution and narrow frame performance, the gate driver in array(GIA) employing a-Si:H TFTs technology has emerged in recent years. This paper briefly introduced the operation principle of the traditional integrated gate driver and its effects on LCD panel design, then proposed a novel gate driving circuit through single gate to control rows of pixels, so that the number of gate lines can be sharply decreased which result in saving much more space for narrow bezel design. Simulation results show that a little noise with 2.5 V happens at off-state of the new circuit's gate line, and the delay time of the gate waveform at both the rising and falling edge is only 3.5 μ s, totally. The charging and discharging of pixel can achieve for normal display. At the same time, the new driving circuit proposed in this paper can greatly reduce frame border of panel, through the way of reducing the number of gate fanout lines.

Key words: LCD panel; gate driver; high resolution; narrow border

1 引言

随着工艺、设备、材料等技术的不断发展,薄膜晶体管液晶显示技术(TFT-LCD; Thin Film Transistor Liquid Crystal Display)不断突破技术限制、简化制造工艺以降低成本。同时因应市场对更多媒体显示器件的低功率消耗、快速响应、高像素密度(高分辨率)、宽视角及便携性的需求,不断有新的技术被引入 TFT-LCD 设计中以满足市场需求、拓展 TFT-LCD 的应用范围^[1-3]。

就便携性而言,一方面要求 TFT-LCD 显示面板趋向轻薄化并开拓了玻璃薄化的新市场。另一方面随着便携性设备(移动电话,PDA 等)应用显示屏面积的不断扩大,为在不增加设备外形尺寸的前提下增加设备的可显示面积,市场亟需 TFT-LCD 面板设计的技术革新,减小 TFT-LCD 面板非显示区的面积。因而各种各样的新技术被开发以使 TFT-LCD 窄边框化。

传统 TFT-LCD 面板栅极(Gate)线路采用配线从驱动芯片(IC)导入信号使 TFT 开启,将显示信号输入到像素单元完成画面显示。由于每一条配线对应一行栅极电路,配线条数较多,占用空间较大。为响应市场窄边框高解析度高分辨率产品需求,集成栅极驱动电路(GIA, gate driver in array)技术应运而生^[4]。GIA 电路具有减少外围 IC 数量及其连线、降低显示模组成本、提高显示面板分辨率和弯折度等优点引起了广泛的兴趣^[5]。但在使用 GIA 电路的同时会增加显示器的总体功耗^[6],并且 GIA 电路信赖性较差,长期工作下电路发生异常的风险上升。因此,迫切需要新的应用于 TFT-LCD 产品的窄边框设计。

2 现有的栅极线路设计技术

2.1 传统栅极线路设计

图 1 为传统栅极线路设计图。假设其分辨率为 1280×720 ,则有 720 条栅极走线在面板的左右两侧,单侧为 360 条栅极走线,按照每条栅极走线宽 $5\text{ }\mu\text{m}$,间隔 $5\text{ }\mu\text{m}$ 来计算,单侧栅极走线的宽度要有 3.6 mm。则分辨率为 1280×720 的手机面板使用传统栅极走线方式时,左右两边非显示

区宽度要大于 3.6 mm。这样的产品设计不能满足市场的需求。

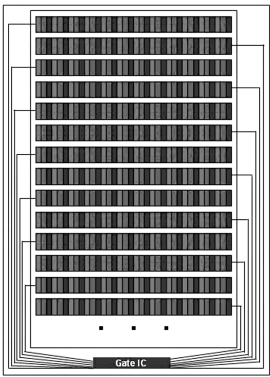


图 1 传统栅极线路设计图
Fig.1 Traditional gate design

2.2 使用集成栅极电路(GIA)缩小边框

现有技术通过 GIA 单元电路来取代栅极走线,从而实现窄边框显示面板。图 2 为一种 GIA 单元设计原理图,其由 4 部分构成:预充电部分、自举上拉部分、下拉部分和低电平维持部分^[7-8]。其中,预充电部分包括 T_1 ;自举上拉部分包括 T_2 ;下拉部分为 T_3 和 T_4 ;低电平维持部分包括 $C_1, C_2, T_5 \sim T_7$ 。

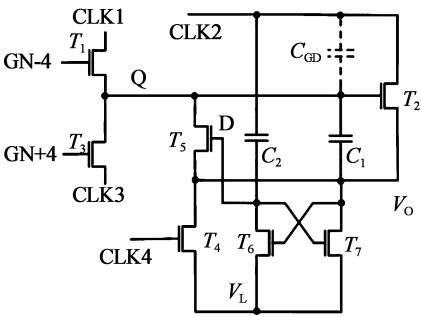


图 2 一种 GIA 单元设计原理图^[7]
Fig.2 A GIA circuit design^[7]

GIA 电路通过移位逐级打开的方式减少了外围驱动 IC 数量及栅极连线,从而达到减小非显示区域面积及面板窄边框化的目的。然而,GIA 电路需要的 TFT 数目较多,生产过程中的良品率较难控制;并且由于多个高电压信号的使用使得显示面板的整体功耗上升;同时,长时间的偏压工作及高频率的切换使得 GIA 电路中的 TFT 寿命变短,长时间使用时电路的稳定性受到影响。

3 新型栅极线路设计

本文提出一种新的栅极驱动电路设计用以减小显示面板上非显示区域的面积(窄边框)并一定程度上提升系统的稳定性。其设计原理及使用的时序如图 3 和图 4。Gate M 走线打开的时间为 Gate Odd/Even 打开时间的 2 倍;当 Gate M 为高电平的前 1/2 时间时,Control Gate 1 为高电平,TFT1 处于打开状态,将 Gate M 上的高电平充入 Gate 1, Gate 1 控制的 TFT 全部打开,信号电压充入其对应的像素单元;当 Gate M 为高电平的后 1/2 时间时,Control Gate 1 电压为低电平 TFT1 停止工作,同时 Control Gate 2 为高电平, TFT2 为打开状态,此时 Gate 1 会充入 Control Gate 1 上的低电平,从而使 Gate 1 这条栅极关闭,像素上的电压保持原充入的电压。与此同时

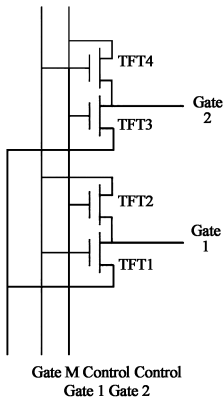


图 3 新型栅极电路设计
Fig. 3 New gate design

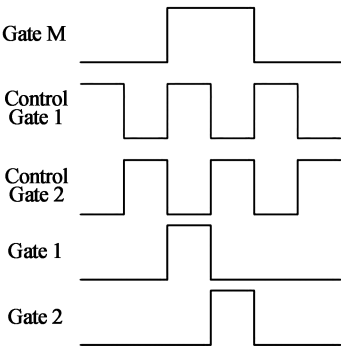


图 4 新型栅极电路设计使用的时序图
Fig. 4 Timing of new gate design

当 Control Gate 2 由低电平变为高电平时,TFT 3 打开, Gate 2 会充入 Gate M 的高电平, Gate 2 控制的 TFT 全部打开将信号电压充入对应的像素单元,其工作原理与 Gate 1 相同。当 Gate M 为低电平时,是 Gate 1 与 Gate 2 通过 TFT1、TFT2、TFT3、TFT4 充入的始终是低电平,使得其控制的 TFT 都能保持关断状态,这两条 Gate 对应的显示单元的像素电压处于保持状态,直到下一次 Gate M 变为高电平。

使用上述电路连接负载栅极走线组成模拟电路如图 5。使用 Gateway 软件对图 5 的电路进行仿真分析。设定每条负载栅极线的阻抗为 1 k Ω , 电容为 60 pF。每一帧画面开启时间为 16.67 ms, Gate M 高电压的时间为一个 T_{CK} , 80 μ s。 V_{GL} 取 -10 V, V_{GH} 取 17 V。使用 TFT 的 W/L 为 3 000 μ m/4 μ m。模拟结果量测波形如图 6;栅极信号的上升沿和下降沿量测波形如图 7,其中(a)为 Gate 1 的波形,上升沿延迟 2.6 μ s,下降沿延迟 0.9 μ s,总延迟时间为 3.5 μ s;(b)为 Gate 2 的波形,上升沿延迟 2.6 μ s,下降沿延迟 0.9 μ s,总延迟时间为 3.5 μ s。在 V_{GL} 关态时栅极信号的噪声电压为 2.5 V,持续时间仅 3 μ s,如图 8。实验证明新型栅极驱动电路可以实现像素节点的正常充放电并完成显示面板的正常显示。

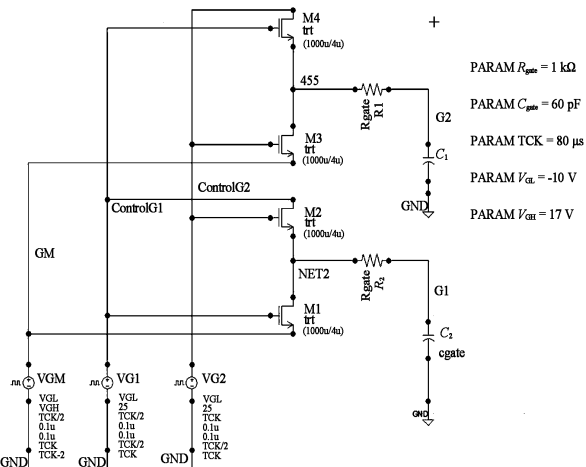


图 5 模拟电路
Fig. 5 Circuit for simulation

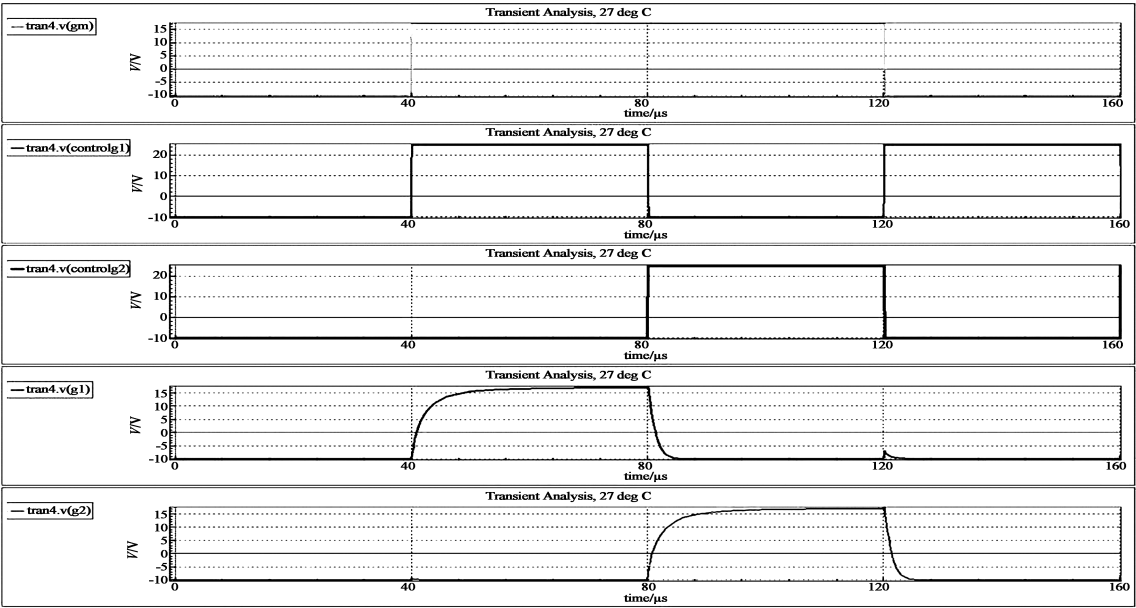


图 6 模拟栅极电路波形
Fig. 6 Simulated waveform of gate driver

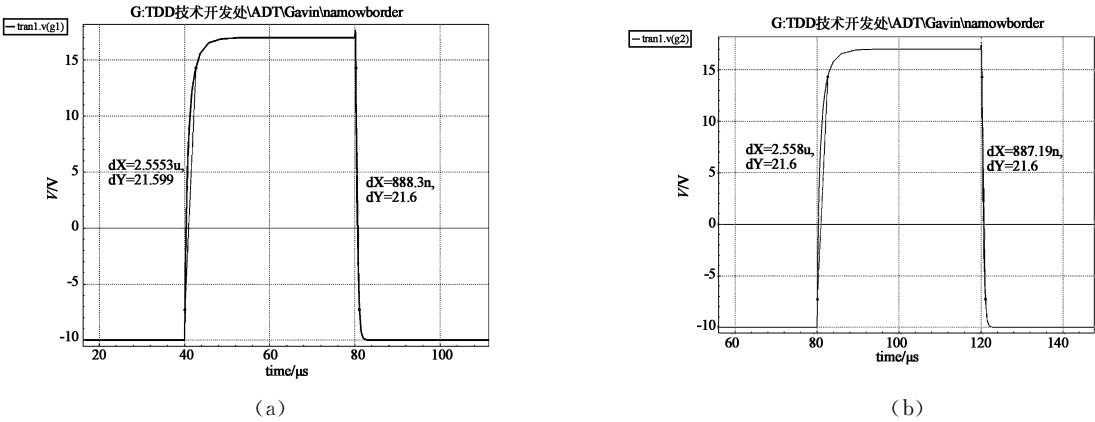


图 7 上升沿和下降沿时间量测波形
Fig. 7 Waveform of rising and falling time

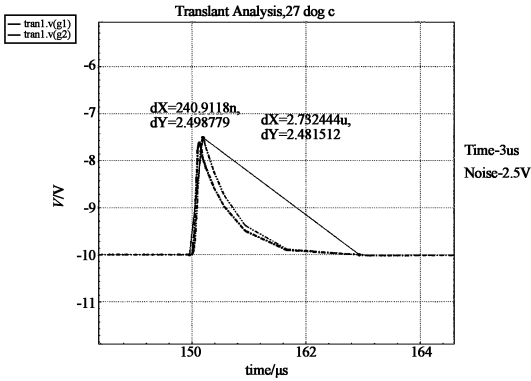


图 8 耦合效应下的噪声
Fig. 8 Noise of coupling effect

4 结 论

根据市场对 LCD 面板高分辨率高解析度、窄边框的要求,提出了一种新型栅极线路的走线方法,减少了栅极走线占用的空间,实现了显示面板的窄边框化。模拟结果表明,传统的栅极走线加入本发明电路后,量测的栅极波形无明显迟豫,且噪声较小,可以实现像素节点的充放电,完成画面的正常显示。由于需要增加两条控制走线及 4 个 TFT,为了使栅极高电压信号无失真,TFT 需要较大的 W/L ,这就需要占用一部分空间,但并不影响总体缩减边框的效果。

参 考 文 献:

- [1] Nakajima S, Sugiyama Y, Ichinose H, *et al.* Novel liquid-crystal materials with high birefringence and low rotational-viscosity for the field-sequential color TN-LCDs[J]. *SID Symposium Digest of Technical Papers*, 2000, 31(1): 242-245.
- [2] 董小春, 杜春雷. 负性光刻胶刻蚀工艺研究[J]. 光子学报, 2004, 32(12): 1422-1425.
Dong X C, Du C L. Study on lithography of negative resists[J]. *Acta Optica Sinica*, 2004, 32(12): 1422-1425.
- [3] Lee S H, Kim H Y, Lee S M, *et al.* Ultra - FFS TFT - LCD with super image quality, fast response time, and strong pressure - resistant characteristics [J]. *Journal of the Society for Information Display*, 2002, 10(2): 117-122.
- [4] Moon S H, Lee Y S, Lee M C, *et al.* Integrated a - Si: H TFT gate driver circuits on large area TFT - LCDs [J]. *SID Symposium Digest of Technical Papers. Blackwell Publishing Ltd*, 2007, 38(1): 1478-1481.
- [5] Oh J H, Hur J H, Son Y D, *et al.* 2.0 inch a-Si: H TFT-LCD with low noise integrated gate driver[J]. *SID Symposium Digest of Technical Papers*, 2005, 36(1): 942-945.
- [6] Hwang I, Moh S, Lee M C, *et al.* 5.4: Design of integrated a-Si gate driver circuits for low power consumption [J]. *SID Symposium Digest of Technical Papers*, 2008, 39(1): 842-845.
- [7] Liao C, He C, Chen T, *et al.* Implementation of an a-Si: H TFT gate driver using a five-transistor integrated approach [J]. *Electron Devices, IEEE Transactions ON*, 2012, 59(8): 2142-2148.
- [8] Choi J W, Kwon M S, Koo J H, *et al.* Noble a - Si: H gate driver with high stability[J]. *SID Symposium Digest of Technical Papers*, 2008, 39(1): 1227-1230.

作者简介:张军(1989—),男,湖北十堰人,本科,工程师,从事 TFT-LCD 阵列设计工作。E-mail:Junzhang2@ivo.com.cn